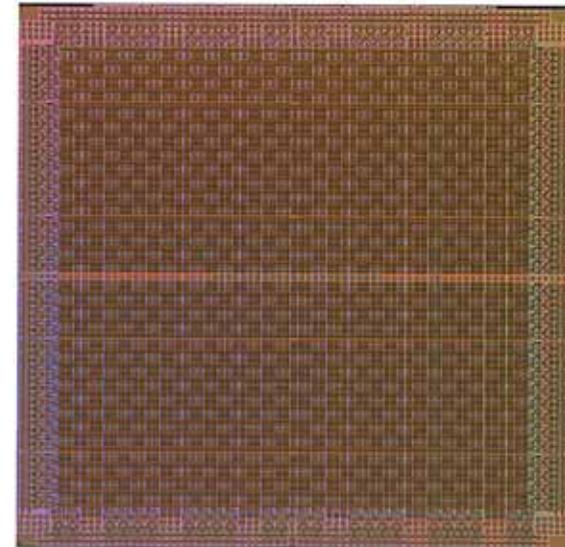


富士通、米ラティスから最先端半導体 製品の製造を受託

2004年3月23日
富士通株式会社
電子デバイスビジネスグループ長
小野 敏彦

製造受託合意概要

- 富士通は下記テクノロジーを使用するラティスの次世代FPGAを製造する。
 - 90nm テクノロジー
 - 130nm テクノロジー
 - 130nm フラッシュメモリ混載
テクノロジー
- ラティスは富士通の新300mmウェーハ工場に投資する。



富士通130nm技術
で試作したラティス
FPGAデバイス

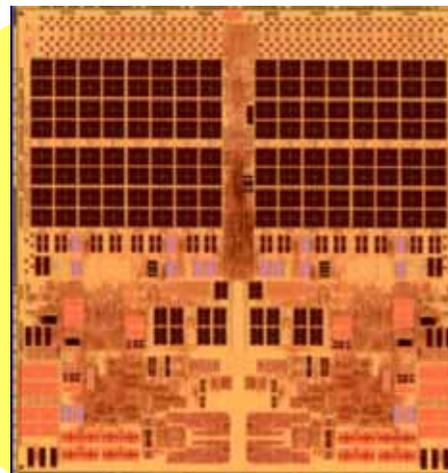
富士通が選ばれた理由

- テクノロジー先進性(高性能、高信頼性、高歩留)
- 製造プロセスのカスタム対応
- トータル・ソリューション提供
- 300mm新工場によるキャパシティー、コスト競争力

テクノロジーの先進性

■高性能、高信頼性

90nm製品を量産開始！
ハイエンド製品に採用！



次世代
ハイエンド MPU
✓18mm × 18mm
✓ゲート長40nm

世界トップクラスの富士通のミッションクリティカル・サーバ
PRIMEPOWER

テクノロジーの先進性

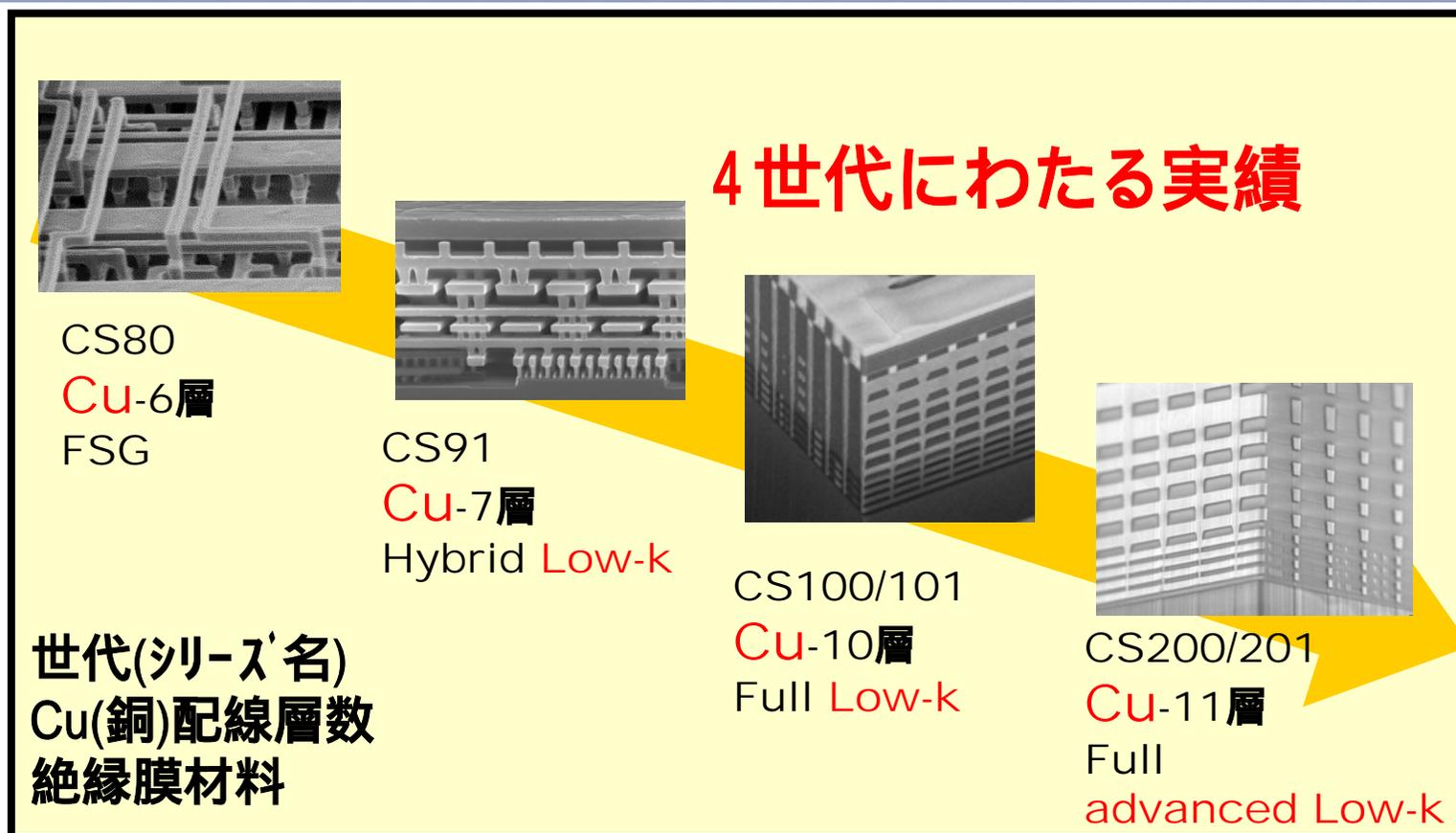
■90nmテクノロジー性能のベンチマーク結果

項目	一般的ファンドリー (90nm)	富士通 (90nm)
スピード	100	125
動作パワー	100	75
スタンバイパワー	100	21

- 富士通の90nmテクノロジーは一般的なファンドリーのテクノロジーに比べ、高速でありながら、消費電力は低いという特色を実現しています。

テクノロジーの先進性

■実績豊富な銅配線 + LOW-k技術



180nm

130nm

90nm

65nm

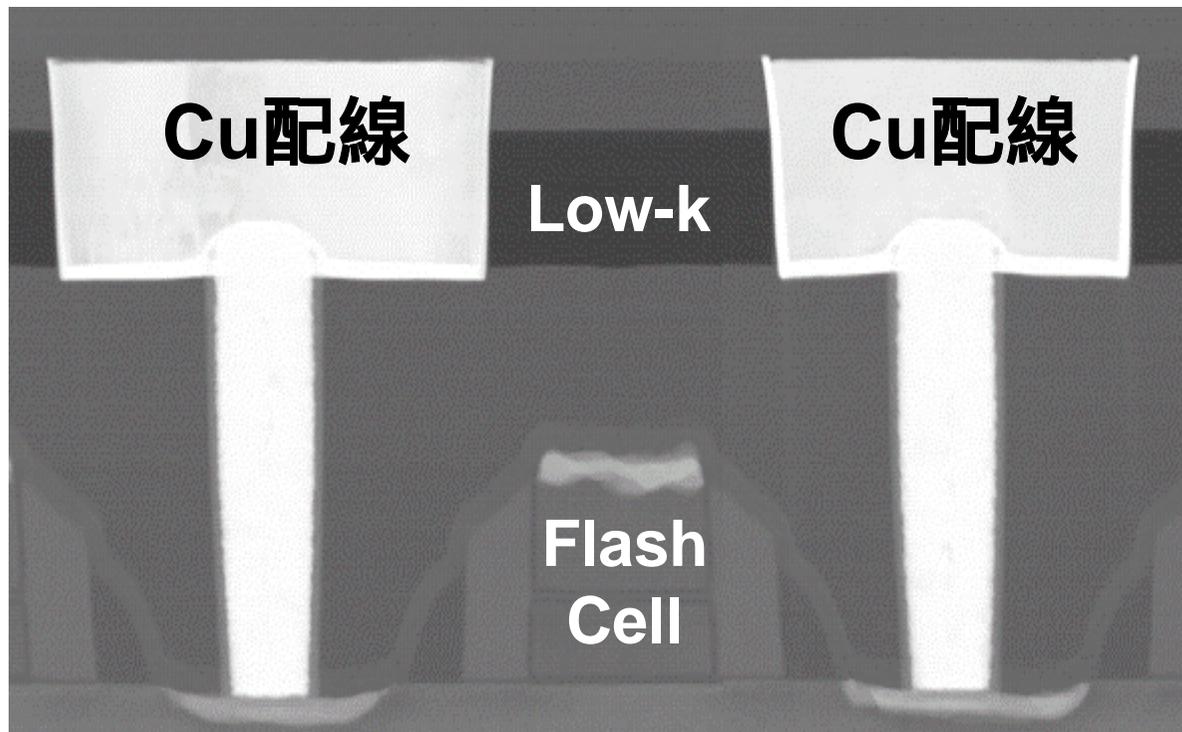
テクノロジー世代

THE POSSIBILITIES ARE INFINITE

FUJITSU

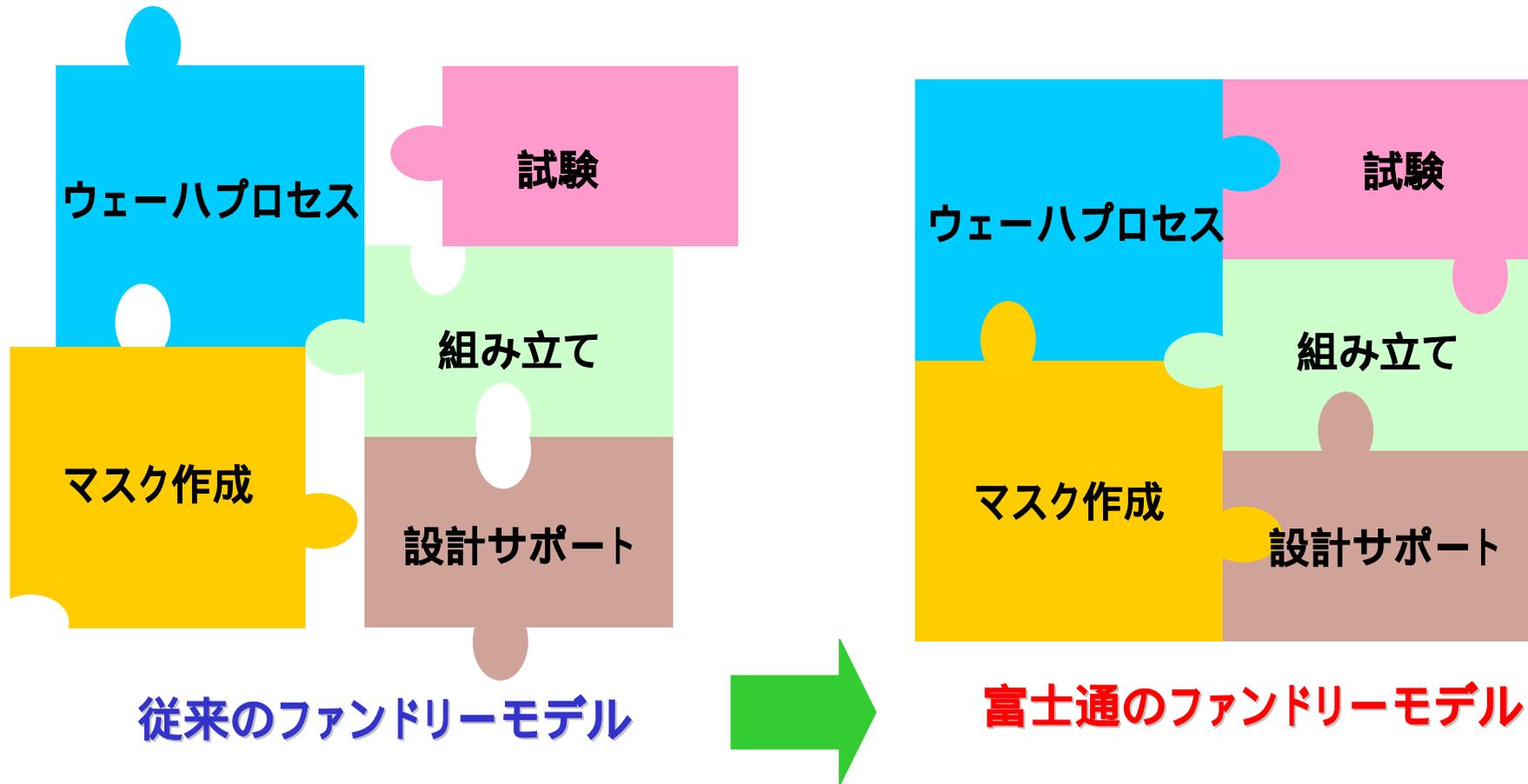
製造プロセスのカスタム対応

- 世界初のCu配線 + Low-k (<3.0) 使用130nm
フラッシュメモリ混載CMOSロジックプロセス
を富士通とラティスで共同開発



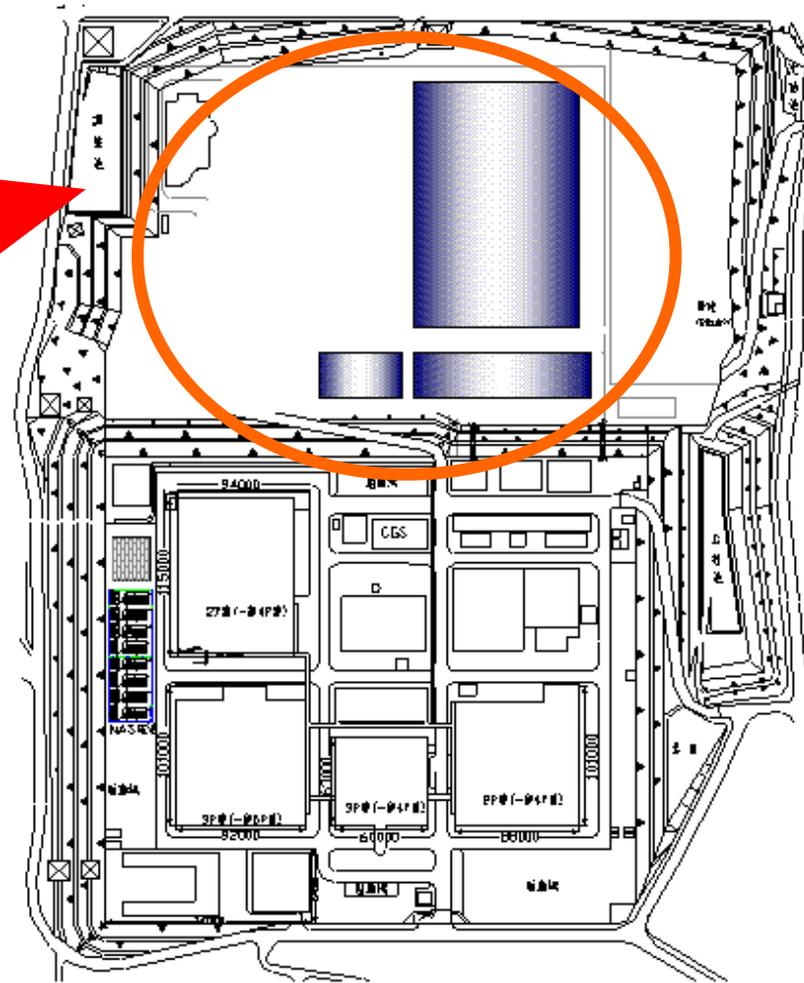
トータルソリューションの提供

- トータルで問題解決(Full Turn Keyの提供)



300mm新工場によるキャパシティー、コスト競争力

■三重工場敷地内に新工場を建設

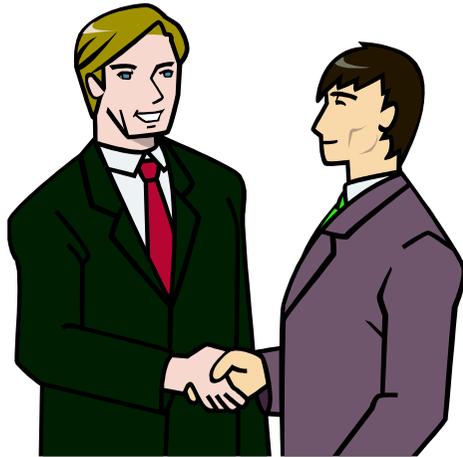


300mm新工場によるキャパシティ、コスト競争力

■新工場の概要

- 構築場所 : 三重県桑名郡多度町御衣野1500番地
- 対象テクノロジー : 90nm/65nm CMOSロジック
- ウェーハ口径 : 300mm
- クリーンルーム面積 : 12,000m²
- 生産能力 : 13,000枚/月
- 生産システム : 最小管理単位 1枚、マルチパーツ処理可能
- CR建家 : ハイブリッド免震構造
- スケジュール : 稼動 2005年4月 量産出荷 2005年9月

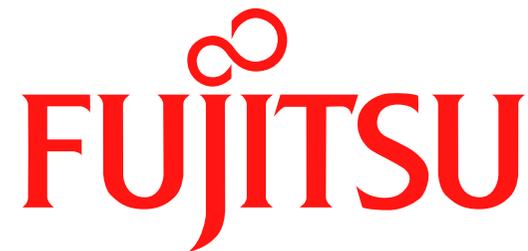
戦略顧客との製造受託ビジネスの強化



- 富士通は、今後も戦略的パートナーとの先端半導体製造受託ビジネスを強化、拡大していきます。

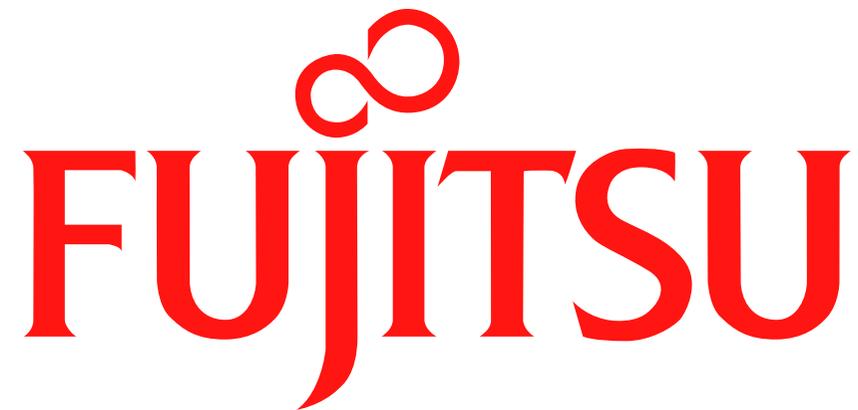


Bringing The Best Together



THE POSSIBILITIES ARE INFINITE

THE POSSIBILITIES ARE INFINITE 



THE POSSIBILITIES ARE INFINITE